

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-308530  
(43)Date of publication of application : 04.11.1994

(51)Int.Cl. G02F 1/136  
G01R 31/00  
G01R 31/02  
G02F 1/13

(21)Application number : 05-097907  
(22)Date of filing : 23.04.1993

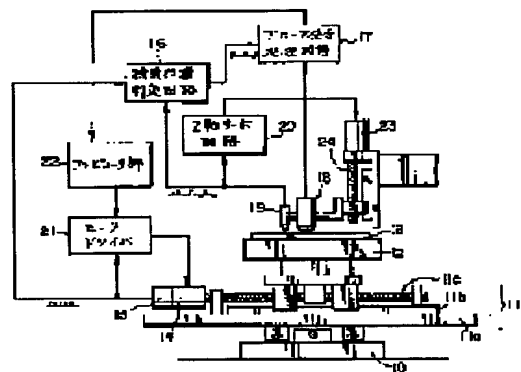
(71)Applicant : TOKYO KASOODE KENKYUSHO:KK  
(72)Inventor : ITAGAKI TAKAO  
KISHINO SATORU

## (54) DEVICE FOR INSPECTING SUBSTRATE

### (57)Abstract:

**PURPOSE:** To reduce the cumulation in a moving error by detecting the position of a wiring or a pixel electrode by a sensor and inspecting when a non-contact probe is arranged to the proper position of the pixel electrode.

**CONSTITUTION:** By the sensor 19, the positions of the wirings of a data wiring, a gate wiring, etc., formed on a TFT substrate 13 by the tip, and by an inspection position decision circuit 16, when the wiring is detected by the sensor 19 and a detection pulse is outputted, an encoder pulse is started to be counted, and when a prescribed number is counted, a probe signal read start signal is outputted to a probe signal processing circuit 17. By the probe signal processing circuit 17, the read of a signal from the non-contact probe 18 is started, and the result is outputted to a computer part 22, and the presence of the defect of the pixel electrode is decided in the computer part 22. Then, when the position of the wiring is detected, the position of the pixel electrode is specified easily by calculating a distance from the wiring, and the non-contact probe 18 is arranged to the extremely suitable position of the pixel electrode to inspect the defect.



## LEGAL STATUS

[Date of request for examination] 24.04.2000  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9119-2K		
G 0 1 R 31/00		8606-2G		
	31/02	8117-2G		
G 0 2 F 1/13	1 0 1	8707-2K		

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21)出願番号 特願平5-97907

(22)出願日 平成5年(1993)4月23日

(71)出願人 391051441

株式会社東京カソード研究所  
東京都板橋区板橋1丁目10番14号

(72)発明者 板垣 卓男

東京都板橋区板橋1丁目10番14号 株式会  
社東京カソード研究所内

(72)発明者 岸野 了

東京都板橋区板橋1丁目10番14号 株式会  
社東京カソード研究所内

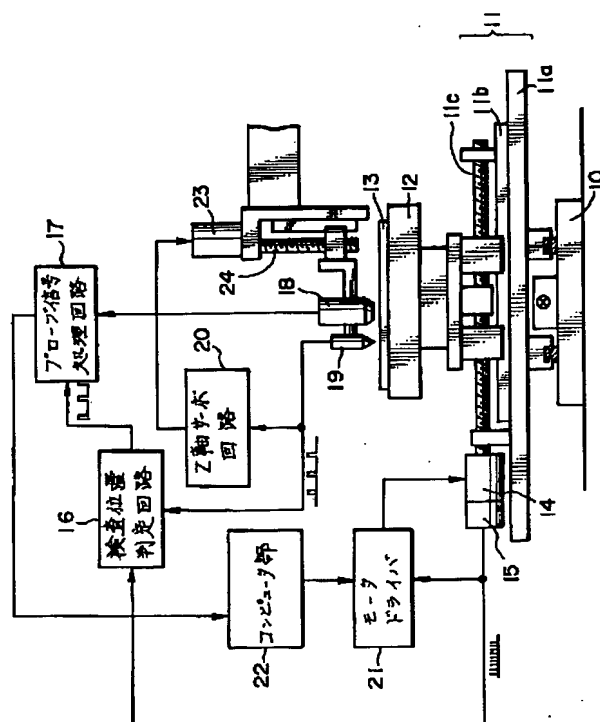
(74)代理人 弁理士 吉田 研二 (外2名)

## (54)【発明の名称】 基板の検査装置

## (57)【要約】

【目的】 基板上における画素電極の位置を特定して、非接触プローブと画素電極との位置ずれを防止し全ての画素電極の確実な検査を可能とすることを目的とする。

【構成】 センサが配線又は画素電極の位置を検出すると、検査位置判定回路が、検出された配線又は画素電極の位置に基づいて画素電極上の検査位置を判断し、その位置で非接触プローブを用いて画素電極の動作状態を感じて欠陥検査を行う。



## 【特許請求の範囲】

【請求項1】 マトリクス状に配列された複数の画素電極と、前記画素電極に信号を印加する複数の配線とを有してなる基板の検査装置において、  
前記基板に非接触で前記画素電極の動作検査を行う非接触プローブと、  
前記基板に対して前記非接触プローブが移動するに当たり、前記配線又は画素電極の位置を検出するセンサと、  
前記センサによって検出された位置に基づいて検査位置を判断する検査位置判定回路と、  
を有することを特徴とする基板の検査装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、基板の検査装置、特に液晶ディスプレイ等に用いる薄膜トランジスタ基板の検査装置に関するものである。

## 【0002】

【従来の技術】一般に、薄膜トランジスタ基板は、マトリクス状に配列された（モザイク状、千鳥格子状等の配列を含む）複数の画素電極と、画素電極に接続された薄膜トランジスタ（TFT: Thin Film Transistor 以下TFTという。）とをガラス基板上に形成したものである。また、薄膜トランジスタには、ゲート配線によって走査信号が供給され、データ配線によって、薄膜トランジスタを介して画素電極にデータ信号が供給され、これらのゲート配線、データ配線も基板上に形成されている。

【0003】このTFT基板においては、製造工程でのゴミやパターンずれ、絶縁膜の欠陥等に起因する配線の短絡、断線、TFTの不良などに伴う画素欠陥が発生する場合があった。

【0004】従来技術に関わるTFT基板の検査装置の例を、図4を用いて説明する。ここで、TFT基板13は、チャック台12の上に着脱自在に吸着固定され、非接触プローブ18は、プローブ移動機構部39によって、TFT基板13上をX方向及びZ方向に位置決め及び移動可能である。

【0005】一方チャック台12は、X方向に垂直でかつ紙面に垂直なY方向に、位置決め及び移動可能なチャック台移動機構部37によって保持されており、プローブ移動機構部39とチャック台移動機構部37の両方の機構を用いれば、非接触プローブ18を、TFT基板13の任意の画素電極上に配置できる。

【0006】また、38はデータ配線及びゲート配線等の配線（図示しない）に検査信号を印加するための接触式プローブ、35はX方向スライドレール、36は基枠をそれぞれ示している。

【0007】次に、非接触プローブを用いたTFT基板の動作原理を図5を用いて説明する。

【0008】基板40上のゲート配線（図示しない）に

検査用の走査信号を印加して所望のTFTをオンさせ、同時にデータ配線30に検査データ信号を印加し、このTFTに接続された画素電極33に検査データ信号を書き込む。この時、図に示したように、検査対象の画素電極33上に、画素電極33とは非接触のプローブ18を配置すると、画素電極にデータ信号が供給されていれば、電気力線41が図のように発生し、この画素電極33と非接触プローブ18との間の静電容量を増幅して測定することによって、画素電極33の動作検査を行うことができる。

## 【0009】

【発明が解決しようとする課題】従来は、1つの画素電極33毎に、画素電極33と非接触プローブ18との相対位置を検出する手段はなく、検査開始前にあらかじめ画素電極33間の距離をプログラム設定し、検査開始後は、図4のチャック台移動機構部37が作動して、設定された距離だけTFT基板13が移動すると、非接触プローブ18からの信号を読み取り画素電極33の動作検査を行っていた。

【0010】しかしながら、図4のプローブ移動機構部39とチャック台移動機構部37は、ボールネジ等を用いた機械的機構であって、ボールネジのピッチ誤差などが発生するため、検査位置までの非接触プローブ18の移動量が大きいほどピッチ誤差が累積される。このピッチ誤差により非接触プローブ18が、画素電極33上の適性位置（図5においては画素電極33の中央部分）からずれた状態であっても、それを補正することなく画素電極33の検査を行っていた。

【0011】非接触プローブ18が適性位置からずれた状態で、画素電極33の検査を行うと、非接触プローブ18と、画素電極33との間の静電容量が所定の値よりも小さくなり、画素電極33が正常に動作していても欠陥として検出してしまうことがあり、検査結果がばらつき、検査の信頼性が低いという問題があった。

【0012】また、TFT基板13のパターン誤差に対応できないという問題があった。

【0013】そこで、本発明は、これらの課題を解消するためになされたもので、基板上における画素電極の位置を特定して、非接触プローブと画素電極との位置ずれを防止し全ての画素電極の確実な検査を可能とすることを目的とする。

## 【0014】

【課題を解決するための手段】上記目的を達成するために、本発明は、マトリクス状に配列された複数の画素電極と、前記画素電極に信号を印加する複数の配線とを有してなる基板の検査装置において、前記基板に非接触で前記画素電極の動作検査を行う非接触プローブと、前記基板に対して前記非接触プローブが移動するに当たり、前記配線又は画素電極の位置を検出するセンサと、前記センサによって検出された位置に基づいて検査位置を判

断する検査位置判定回路と、を有することを特徴とする。

【0015】

【作用】本発明に基づく基板の検査装置によれば、配線又は画素電極がセンサを横切った時にセンサがそれを感じ、検査位置判定回路が画素電極の適性検査位置を判定し、その位置で画素電極の検査を行うので、移動機構部の移動誤差の累積が非常に少なく、基板上の全画素電極に対して、確実な画素電極の検査を行うことができる。

【0016】さらにセンサは、基板の厚さのばらつきや、基板上に形成された素子等の膜厚のばらつきがあっても、基板表面と非接触プローブとの距離を検出できるので、基板表面と非接触プローブとの距離を一定に保持でき、検査結果のばらつきが小さい。

【0017】

【実施例】以下、この発明の実施例を図を用いて説明する。

【0018】図1は、本発明の実施例に係る基板の検査装置の概略構成図である。

【0019】図中、TFT基板13は、チャック台12の上に着脱自在に吸着固定され、チャック台12は、Xステージ基台11aとスライドレール11bとボールネジ11cとからなるXステージ11によって保持され、X方向に移動可能である。また、このXステージ11は、Yステージ10に保持され、Y方向に移動可能である。

【0020】Xステージ11のボールネジ11cを駆動させるX軸モータ14には、ロータリー型のエンコーダ15が接続され、エンコーダパルスを出力する。

【0021】非接触プローブ18は、センサ19が併設され、また、非接触プローブ18は、Z軸モータ23とZ軸ボールネジ24によってZ軸方向に移動可能に保持されている。

【0022】次に、図1の検査装置の動作機構について説明する。

【0023】センサ19は、その先端がTFT基板13に形成されたデータ配線、ゲート配線等の配線の位置を検出すると、配線検出信号を検査位置判定回路16に出力する。またTFT基板13の表面からの距離の変化を検出して、距離検出信号をZ軸サーボ回路20に出力する。この距離が変化するとZ軸サーボ回路20は、Z軸モータ23を駆動して、非接触プローブ18のZ軸方向の位置を変え、TFT基板13の表面からの距離を一定に保つ。

【0024】エンコーダ15は、X軸モータ14の移動量を示すエンコーダパルスを検査位置判定回路16に出力する。

【0025】検査位置判定回路16は、センサ19が配線を検出し検出パルスを出力すると、エンコーダパルス

のカウンタを開始し、所定の数をカウンタすると、プローブ信号処理回路17に、プローブ信号読取り開始信号を出力する。

【0026】プローブ信号処理回路17は、プローブ信号読取り開始信号が出力されると非接触プローブ18からの信号の読取りを開始し、その結果をコンピュータ部22に出力し、このコンピュータ部22において画素電極の欠陥の有無を判定する。

【0027】このような動作により、本実施例では画素電極の所望の位置を判定してから検査を行うことができる。

【0028】なお、図中21で示すものはコンピュータ部22とエンコーダ15からの信号を判断してX軸モータ14を駆動するモータドライバである。

【0029】次に、センサについて図2(a)を用いて説明する。

【0030】本実施例では、センサ19として、光の反射率変化を感知する光学センサを用いた。一般に、TFT基板上に形成される画素電極33はITO(Indium Tin Oxide)等からなる透明電極であり、一方、データ配線30は低抵抗なAl等の金属、ゲート配線31は、Al、Ta等の金属が用いられていることが多く、この場合、両配線は不透明であり、画素電極33と両配線との光の反射率は異なるものとなる。

【0031】従って、図1のX軸モータ14を駆動して、TFT基板13がX方向に移動する際に、センサ19によって、TFT基板13の表面の反射率を測定し、その反射率が大きくなると、その場所において、データ配線30の上にセンサ19が配置されていることが検出できる。

【0032】反対に、反射率が小さくなると、画素電極33上にセンサ19が配置されていることが検出できる。

【0033】画素電極33が不透明な場合には、単に反射率の比較だけでは位置の検出は困難を伴うが、基板上における配線と画素電極33とはその幅が異なるので、これを利用して、配線又は画素電極33の位置を検出することが可能である。

【0034】また、TFT基板13の表面からの距離は、センサ19からの出射光と、TFT基板13の表面からの反射光との収差や反射時間を測定すれば検出できる。

【0035】以上のように、本実施例ではセンサとして光センサを用いたが、これに限るものではなく、配線と画素電極33との違いを感知する、例えば静電容量型のセンサであっても良く、また、センサ19は必ずしも非接触プローブ18に併設される必要はなく、非接触プローブ18と、TFT基板13との相対位置の変化が検出できる部分に設置されれば良い。

【0036】配線の位置が検出されれば、基板内のレイ

アウトはあらかじめ定められているので、画素電極33の位置は配線からの距離を計算すれば容易に特定でき、画素電極33の最も好適な位置（例えば画素電極33の中央部分）に非接触プローブ18を配置して欠陥検査を行うことができる。

【0037】次に、本実施例における基板の検査装置の動作機構について図2の動作タイミング図を用いて説明する。

【0038】ここで、(a)は、TFT基板の配置例、(b)は、センサ19から出力されるデータ配線30の検出パルス、(c)は、図1のX軸モータ14に連動したエンコーダ15から出力されるエンコーダパルス、(d)は図1の検査位置判定回路16から出力されるプローブ信号読取り開始信号を示している。

【0039】まず、センサ19がデータ配線30の位置を検出すると、(b)に示したように検出パルスが図1の検査位置判定回路16に出力される。検査位置判定回路16は、この検出パルスが入力されると、(c)に示したエンコーダ15からのエンコーダパルスのカウントを開始し、所定の数をカウントすると（本実施例では5回）、(d)に示したタイミングでプローブ信号読取り開始信号を図1のプローブ信号処理回路17へ出力する。

【0040】プローブ信号処理回路17は、このプローブ信号読取り開始信号が出力されると、前述のごとく非接触プローブ18からの信号読取りを開始し、この結果をコンピュータ部22で判定する。

【0041】これらの動作を順次繰り返して、まずゲート配線31の1ラインに接続されている全ての画素電極33について検査を行い、次にこれを全てのゲート配線31について検査を行えば、TFT基板13上に形成された全ての画素電極33についてその画素電極33の所望の位置（例えば画素電極の中央部分）で、欠陥検査を行うことができる。

【0042】プローブ信号読取り開始信号の出力タイミングは、基板上のパターンピッチ、センサ19の取り付け位置、また、非接触プローブ18の種類によっても異なり、これらの条件に合うように定めれば良い。

【0043】本実施例では、1ラインの欠陥検査では、非接触プローブ18を固定し（Z軸方向は除く）、TFT基板13を吸着保持したチャック台12をX方向に移動させているが、チャック台12を固定して非接触プローブ18を移動させて、検査を行っても良い。この場合、エンコーダは、非接触プローブ18の移動機能部の中のモータに連動させる。

【0044】なお、本実施例によれば、図1のX軸モータ14が定速度動作している場合だけでなく、図3に示したように、検査開始時、終了時におけるX軸モータ14の加速度動作時であっても、エンコーダ15がX軸モータ14に連動して(b)のようなタイミングでエンコ

ーダパルスを発生するので、画素電極33の好適な位置において検査が可能である。ここで、図中(a)は、図1のセンサ19から出力されるデータ配線30の検出パルス、(b)は、X軸モータ14に連動したエンコーダ15から出力されるエンコーダパルス、(c)は図1の検査位置判定回路16から出力されるプローブ信号読取り開始信号を示している。

【0045】また、本実施例においては、ゲート配線31の1ライン毎の欠陥検査について説明したが、センサ19によりゲート配線31を検出してデータ配線30の1ラインごとに欠陥検査を行っても良く、さらに、基板はTFT基板に限らず、他の半導体素子基板であっても応用可能である。

【0046】従って、本実施例の基板の検査装置によれば、センサ19が配線又は画素電極33の位置を検出し、非接触プローブ18が画素電極33の所望の位置に配置されてから、画素電極33の検査を行うのでTFT基板13上の全ての画素電極33の検査を確実に行うことができる。

【0047】さらにセンサは、基板の厚さのばらつきや、基板上に形成された素子等の膜厚のばらつきがあっても、基板表面と非接触プローブとの間隔を検出して、基板表面と非接触プローブとの間隔を常に一定に保持できるので、検査結果の誤差が小さい。

【0048】

【発明の効果】以上説明したように、本発明に係る基板の検査装置によれば、センサによって配線又は画素電極の位置を検出し、非接触プローブが画素電極の適正位置に配置されたときに検査を行うので、移動誤差の累積が非常に少なく、基板上の全ての画素電極に対して、確実な検査を行うことができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る検査装置の要部を示す概略構成図である。

【図2】本発明の実施例に係る基板の配置と動作タイミングを示す図である。

【図3】本発明の実施例に係る別の動作タイミングを示す図である。

【図4】従来の検査装置の要部を示す概略構成図である。

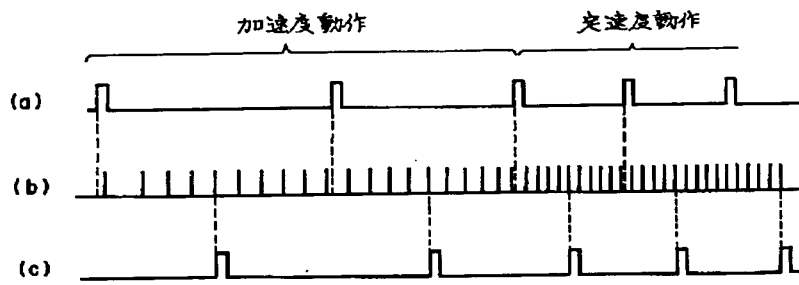
【図5】非接触プローブの動作原理を示す概略構成図である。

【符号の説明】

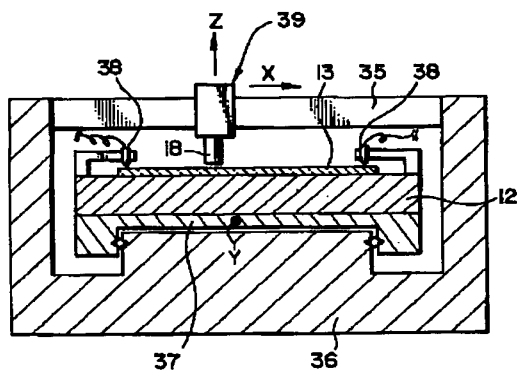
- 10 Yステージ
- 11 Xステージ
- 11a Xステージ基台
- 11b スライドレール
- 11c ボールネジ
- 12 チャック台
- 13 TFT基板



【図 3】



【図4】



【図5】

